

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-137317

(43)Date of publication of application : 15.08.1983

(51)Int.Cl.

H03H 9/17

H03H 3/02

H03H 9/54

(21)Application number : 57-019105

(71)Applicant : NEC CORP

(22)Date of filing : 09.02.1982

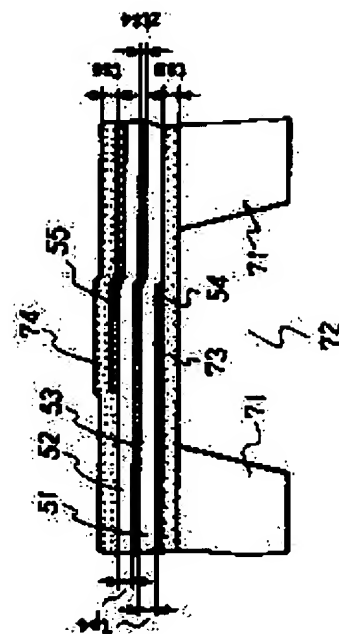
(72)Inventor : INOUE TAKESHI  
MIYASAKA YOICHI

## (54) THIN-FILM PIEZOELECTRIC COMPOUND OSCILLATOR

### (57)Abstract:

**PURPOSE:** To obtain excellent resonance response in longitudinal basic thickness oscillation with good temperature stability by forming a thin film of a material differing in sign of the temperature coefficient of resonance frequency from a piezoelectric thin film at the thickness-directional center part of multilayered structure.

**CONSTITUTION:** On a substrate 71 made of silicon while having a hole at a part corresponding to an oscillation part by etching, the thin film 73 of an insulator made of silicon doped with boron, SiO<sub>2</sub>, and Si<sub>3</sub>N<sub>4</sub> is formed and in the thickness direction of the thin film 73, an electrode 54, piezoelectric thin film 51 of ZnO, etc., thin film 53 of SiO<sub>2</sub>, etc., differing in sign of the temperature coefficient of resonance frequency from the piezoelectric thin film 51, piezoelectric thin film 52, and electrode 55 are formed successively. Then, a thin film 74 of a semiconductor or insulator which has both of the function of suppressing higher harmonics of even order and that of frequency adjustment is formed thereupon.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

## ⑪ 公開特許公報 (A)

昭58—137317

⑫ Int. Cl.<sup>3</sup>H 03 H 9/17  
3/02  
9/54

識別記号

庁内整理番号

7190—5 J  
7190—5 J  
7190—5 J

⑬ 公開 昭和58年(1983) 8 月15日

発明の数 2  
審査請求 未請求

(全 9 頁)

## ⑭ 圧電薄膜複合振動子

⑮ 特 願 昭57—19105

⑯ 出 願 昭57(1982) 2 月 9 日

⑰ 発 明 者 井上武志  
東京都港区芝五丁目33番 1 号日  
本電気株式会社内

⑱ 発 明 者 宮坂洋一

東京都港区芝五丁目33番 1 号日  
本電気株式会社内

⑲ 出 願 人 日本電気株式会社

東京都港区芝 5 丁目33番 1 号

⑳ 代 理 人 弁理士 内原晋

## 明 細 書

## 発明の名称

圧電薄膜複合振動子

振動子において、振動部位の厚み方向の中央部分に前記圧電薄膜の共振周波数の温度係数とは符号の異なる材料からなる薄膜を形成したことを特徴とする圧電薄膜複合振動子。

## 特許請求の範囲

- (1) 半導体あるいは絶縁体からなる薄膜上のその厚み方向に、電極、圧電薄膜、電極の順に形成してなる多層構造の振動部位を有し、該振動部位の周囲の前記半導体あるいは絶縁体からなる薄膜側を基板で支持した構造の薄膜振動子において、振動部位の厚み方向の中央部分に前記圧電薄膜の共振周波数の温度係数とは符号の異なる材料からなる薄膜を形成したことを特徴とする圧電薄膜複合振動子。
- (2) 半導体あるいは絶縁体からなる薄膜上のその厚み方向に、電極、圧電薄膜、電極、半導体あるいは絶縁体からなる薄膜の順に形成してなる多層構造の振動部位を有し、該振動部位の周囲の一方の面を基板によって支持した構造の薄膜

## 発明の詳細な説明

本発明は、フィルタ、発振子等に使われる圧電振動子に関し、特に V H F、U H F 帯において基本厚み振動を用いて使用できる高安定の高周波用圧電振動子に関するものである。

一般に、高周波帯において使用される圧電振動子は、薄板の厚み振動が用いられている。従来、高周波用の圧電振動子として、

- (1) 水晶、圧電セラミックス等の圧電板を薄く研磨し、その基本振動を用いた圧電振動子。
- (2) 水晶、圧電セラミックス板等の高次振動を利用した高次モード振動子。
- (3) 圧電性蒸着膜を基板上につくり、圧電性蒸着膜を励振して基板を高次振動させて用いる複合振動子。

等がある。ここで(1)による場合には、水晶、圧電セラミックス等の圧電物質を薄くすれば、板厚に反比例して基本共振周波数が高くなるがしかし、板厚を薄くすればするほど機械加工の困難さが増すため、現在板厚が30~40μmで50MHz程度が製造上の限界となっている。(2)による場合には、高次振動を用いるので電気機械結合係数が小さくなり、周波数帯域幅が小さすぎて実用に供しない場合が生じ、またより電気機械結合係数が大きい低次振動がスプリアスとなる欠点がある。また(3)による場合は、基板の高次振動を使うので、やはり(2)と同一の欠点を有している。

一方、数百MHzの高周波帯において、電気機械結合係数の大きな圧電振動子を得る方法としてはスパッタ法等の薄膜製造技術とエッチング技術を用いる方法が知られている。つまり、シリコン、水晶などの基板上に、半導体、絶縁体あるいは金属の薄膜と圧電薄膜とを層状に作製し、振動子として使用する部分の基板をエッチングによって除去することにより、振動部分は半導体、絶縁体あ

るいは金属の薄膜と圧電薄膜からなり、その外周部を基板によって支持された構造の圧電薄膜振動子がそれである。このような、圧電薄膜振動子はその振動部分を機械加工に比べてはるかに薄くできるのでVHF、UHF帯においても基本振動を利用することができる。しかし、圧電薄膜として用いられる代表的な圧電材料であるZnO、CdS、AlN等は、周波数温度係数が大きいため、温度安定度の高い圧電振動子を得ることはできない。

この対策として、圧電材料と周波数温度係数の符号が異なる材料との組合わせて、圧電振動子全体としての周波数温度係数の絶対値を小さくすることが考えられる。そこで、ZnOとSiO<sub>2</sub>の周波数温度係数の符号が異なることに着目し、第1図に示すようにシリコン基板11の表面にSiO<sub>2</sub>膜13を形成し、この上に電極15、ZnO薄膜14、電極16、の順で形成し、この振動部位にあたるシリコン基板の部分12をエッチングによって取除いた構造の圧電薄膜振動子が提案されている。第1図において、 $t_{p1}$ 、 $t_{s1}$ は、それぞれZnO、SiO<sub>2</sub>

薄膜の膜厚を示している。次に第2図に、第1図に示した構造のZnO/SiO<sub>2</sub>複合圧電振動子のSiO<sub>2</sub>膜13とZnO膜14との膜厚比 $t_{s1}/t_{p1}$ に対する基本厚みたて共振周波数温度係数TKfr(ppm/℃)の関係を理論的に求めたものを示す。尚ZnO膜及びSiO<sub>2</sub>膜の周波数温度係数は、それぞれ-61.5ppm/℃、119.5ppm/℃である。第2図から、 $t_{s1}/t_{p1}$ が約0.5のとき零温度係数が得られていることがわかる。しかしながら、この構造では、零温度係数を与える膜厚比においてSiO<sub>2</sub>の膜厚が相当大きくなり、基本厚みたて振動の振動節点に関してZnO膜が対称の位置から相当ずれてしまうために、3次、5次…といった奇数次高調波の他に2次、4次、…といった偶数次高調波がスプリアスとして強勢に励振されるといった欠点があった。

第1図に示したZnO/SiO<sub>2</sub>複合圧電振動子において発生する偶数次高調波を抑圧する試みとして第3図に示したようにZnOの圧電薄膜14の両面に、ZnO薄膜に対して上下対称にSiO<sub>2</sub>薄膜13、

17を設けた構造の薄膜複合振動子が考えられる。このような構造では、ZnO圧電薄膜の中央部分が振動節点となり、2次、4次、…といった偶数次高調波によるスプリアスは圧電薄膜内で電荷が相殺されるために抑圧されるわけである。尚、第3図において $2t_{p2}$ 、 $t_{s2}$ は、それぞれZnO、SiO<sub>2</sub>の膜厚を示す。

第4図に、第3図に示した構造のZnO/SiO<sub>2</sub>複合振動子の膜厚比 $t_{s2}/t_{p2}$ に対する基本厚みたて共振周波数温度係数TKfr(ppm/℃)の関係を分布定数等価回路から理論的に求めたものを示す。第4図から、零温度係数が得られる膜厚比 $t_{s2}/t_{p2}$ は1.1程度であることがわかる。即ち、零温度係数が得られる膜厚比の条件は、この複合振動子における振動部位の膜厚に対するZnO圧電薄膜の占める割合が、SiO<sub>2</sub>薄膜のそれより小さくなっている。ZnO圧電薄膜は、基本厚みたて振動に関するエネルギー閉じ込めが可能な材料であるがこのようにZnO薄膜両面のSiO<sub>2</sub>膜厚が厚い構造の場合には圧電反作用による周波数低下量が小さ

くなり、良好なエネルギー閉じ込めが行われなくなる。従って、第3図に示した構造では、零温度係数を得ようとするとは良好な共振応答を得ることが、困難になる。

本発明は上記のような  $ZnO/SiO_2$  複合振動子の欠点を除き温度安定性が良く、基本厚みたて振動において良好な共振応答が得られ、かつ2次、4次、等の偶数次高調波によるスプリアスを十分抑圧した圧電薄膜複合振動子を提供しようとするものである。

本発明は半導体あるいは絶縁体の薄膜上の厚み方向に電極、圧電薄膜、電極の順に形成した多層構造の振動部位、あるいはこの構造の上にさらに半導体あるいは絶縁体の薄膜を形成した多層構造の振動部位を有し、該振動部位の周囲の半導体あるいは絶縁体からなる薄膜側を基板で支持した構造の薄膜振動子において、振動部位の厚み方向の中央部分に前記圧電薄膜の共振周波数の温度係数とは符号の異なる材料からなる薄膜を形成することを特徴としている。次に本発明について詳細に

である。また、振動節点に対して、圧電膜が上下対称の位置にあるため、2次、4次、…といった偶数次高調波は励振されることはない。

次に、本発明の圧電薄膜複合振動子の基本的構造を第7図に示す。第7図において、71は振動部位の周囲を支持する基板であり、72はエッチングにより振動部位に対応する基板の部分に設けられた空孔である。基板71として望ましい材料は、表面が(100)面であるシリコンである。その理由として、たとえばKOH、あるいはエチレンジアミンのようなエッチング液を使用すれば(100)面のエッチング速度に比較して(111)面のエッチング速度が非常に小さいというエッチングの異方性を示すことにより、(111)面方向へのエッチングの拡がり極めて小さく、従って精度良く空孔の寸法を制御できるからである。また、第7図において、73は、ホウ素をドーブしたシリコン、あるいは酸化物、窒化物等の絶縁体のうちいずれか一つからなる薄膜である。薄膜73として、シリコン基板へのホウ素の拡散又はイオ

説明する。

第5図は、本発明の振動子における振動部位の一部の構造を示している。圧電薄膜51、52の中間部分に、薄膜53を一層設け、この薄膜53は圧電薄膜とは温度係数の符号の異なる材料を選びこの圧電薄膜の両外側に電極54、55を設けた構造である。ここで圧電薄膜51、52の材料として  $ZnO$ 、薄膜53の材料として  $SiO_2$  を選び、また図において  $t_{ps}$ 、 $2t_{as}$  をそれぞれ  $ZnO$ 、 $SiO_2$  の膜厚を表わすものとする。

すると、第5図に示した構造の  $ZnO/SiO_2$  複合振動子の膜厚比  $t_{as}/t_{ps}$  に対する、基本厚みたて共振周波数の温度係数  $TKfr$  (ppm/°C) の関係を分布定数等価回路から理論的に求めたグラフは第6図のようになる。第6図から、零温度係数が得られる膜厚比  $t_{as}/t_{ps}$  は0.085であることがわかる。即ち、 $ZnO$  の膜厚に比べて、 $SiO_2$  の膜厚を極めて小さくすることができ、 $SiO_2$  の膜厚が小さいために、エネルギー閉じ込め効果にほとんど支障はなく、良好な共振応答が得られるわけ

ン注入によって形成するか、或いはシリコン基板上にホウ素を高濃度にドーブしたエピタキシャル膜を成長させて形成したシリコン薄膜や、あるいは  $SiO_2$  薄膜、 $Si_3N_4$  薄膜等の絶縁体の薄膜を用いると、これらの薄膜はKOH、あるいはエチレンジアミンのようなエッチング液によるエッチング速度が極めて小さいため、薄膜73の厚さを精密に制御することができる。

さらに本発明の振動子はこの薄膜73上の厚み方向に電極54、圧電薄膜51、この圧電薄膜とは共振周波数の温度係数の符号の異なる材料からなる薄膜53、圧電薄膜52、電極55半導体あるいは絶縁体からなる薄膜74の順で形成したものである。半導体あるいは絶縁体からなる薄膜74は偶数次の高調波を抑制する機能と周波数調整を行なう機能をもつ。51、52の圧電薄膜材料としては、現在のところ電気機械結合係数が大きく製造が容易であることから  $ZnO$  が最適である。

$ZnO$  薄膜は、スパッタ法、OVD法、イオンプレーティング法により、C軸が基板面に対して垂直

に配向した薄膜を再現性良く作製でき、しかも高い抵抗率を持った薄膜となることが知られている。

次に、第7図の構造をもった圧電薄膜複合振動子の一例として、圧電薄膜51、52としてZnOを用い、薄膜53としてZnOと共振周波数の温度係数の異なる $\text{SiO}_2$ 膜、薄膜73及び薄膜74として同じく $\text{SiO}_2$ を用いた振動子について説明する。ZnO膜51、52の厚さを $t_{p4}$ 、 $\text{SiO}_2$ 膜53の厚さを $2t_{s4}$ 、 $\text{SiO}_2$ 膜73、74の厚さを $t_{s5}$ とする。

このとき、この振動子の基本厚みたる振動の共振周波数の温度係数が零となる条件の膜厚比 $t_{s4}/t_{p4}$ 及び $t_{s5}/t_{p4}$ を分布定数等価回路から理論的に求めたものを第8図に示す。第8図において実用的な部分は膜厚比 $t_{s5}/t_{p4}$ が0.5以下の部分である。0.5より大きい場合前述のように良好なエネルギー閉じ込めができない。膜厚比 $t_{s5}/t_{p4}$ が0.5以下の部分において、零温度係数を得るもう一方の膜厚比 $t_{s4}/t_{p4}$ の値はほぼ一定で0.085～0.093の間にある。即ち、圧電薄膜内部

にある $\text{SiO}_2$ 膜の膜厚 $t_{s4}$ に比べて、圧電薄膜の外部にある $\text{SiO}_2$ 膜の膜厚 $t_{s5}$ の温度係数に及ぼす影響は極めて小さいことがわかる。薄膜73、74は、音響的な自由端に近い部分にあるため、この部分はほとんど質量として働き、この部分の材料の違いによる圧電振動子の温度係数に及ぼす影響はそれほど大きくない。そのため、73、74の部分は $\text{SiO}_2$ の他に、KOH、エチレンジアミンのようなエッチング液にエッチングされにくい $\text{Si}_3\text{N}_4$ 薄膜等の絶縁体薄膜、ホウ素を高濃度ドーピングしたシリコン薄膜を用いても、 $\text{SiO}_2$ と同様な結果が得られることは明白である。

以上は第7図において薄膜73と74の膜厚が等しい場合である。しかし、第8図にも示すように圧電薄膜の膜厚(第7図において $t_{p4}$ で示す。)に比べ薄膜73と74の膜厚(第7図において $t_{s5}$ で示す。)を薄くすることができ、この場合薄膜73と74の膜厚は等しくなくとも偶数次の高調波によるスプリング振動を抑制することができる。さらに第9図に示すような第7図の構造に

において薄膜74を削除した構造の圧電薄膜複合振動子においても第7図の構造の特性に近い良好な特性が得られる。第9図の構造において圧電薄膜51と52としてZnO薄膜を用い、薄膜53、54、55として $\text{SiO}_2$ を用いた場合、振動子の基本厚みたる振動の共振周波数の温度係数が零となる各膜厚の比を理論的に求めたものを第10図に示す。第9、10図において $t_{ps}$ 、 $t_{pe}$ はZnO薄膜の厚みであり、 $t_{pr}=t_{ps}+t_{pe}$ とする。また $t_{se}$ は振動部のほぼ中央部に形成する薄膜の厚み、さらに $t_{se}$ は絶縁体あるいは半導体からなる薄膜の厚みである。第10図からも判かるように薄膜73を圧電薄膜51、52に対して薄くすることができる。この場合、 $t_{ps}$ と $t_{pe}$ が等しい構成でもよいし、 $t_{ps}$ と $t_{pe}$ を異なった値にして薄膜53が振動部位の中央部に位置するように構成してもよい。以上の説明において圧電薄膜材料としてZnOを、また振動部位の厚み方向の中央部に形成する薄膜の材料として $\text{SiO}_2$ を用いた例を示した。しかしこれら以外の圧電材料及びこれらの圧電材料と共

共振周波数の温度係数の符号の異なる薄膜用材料を組合わせても、これらの圧電材料及び薄膜用材料が互いに適切な共振周波数の温度係数を有するならば、本発明の特徴及びその有効性は少しも失われることはない。

以下、第7図、第9図に示した構造の本発明の圧電薄膜複合振動子について、実施例に従って具体的に説明する。第9図に示す構造において、まず表面が(100)面であるシリコン基板71にOVD法により1.5 $\mu\text{m}$ の $\text{Si}_3\text{N}_4$ 薄膜73を形成し、次にシリコン基板71に、あらかじめ裏面に形成した $\text{Si}_3\text{N}_4$  OVD膜をマスクとしてエチレンジアミン、ピロカテコール及び水からなるエッチング液で空孔72を設けた。さらに、表面に形成した $\text{Si}_3\text{N}_4$ 薄膜73上にOrを下地としてAuを蒸着した後、フォトリソグラフィにより部分電極54を形成し、順次スパッタ法により3.4 $\mu\text{m}$ のZnO薄膜51、0.6 $\mu\text{m}$ の $\text{SiO}_2$ 薄膜53、51と同じ膜厚のZnO薄膜52を形成した後、リフトオフによってA $\delta$ の部分電極55を形成した。こ

の圧電薄膜振動子において共振周波数321.9MHz、共振鋭度2800、共振周波数温度係数 $-2.2\text{ ppm}/^{\circ}\text{C}$ を得た。また第11図にインピーダンス特性を実線で示す。なおこの図中で点線で示したものは、第1図に示した従来の圧電薄膜振動子の第2次共振によるスプリアスを示す。この図から本発明による圧電薄膜振動子は第2次振動の抑圧に有効であることは明白である。

さらに、上記のように作製した第9図に示す圧電薄膜振動子のA<sub>1</sub>電極55及びZnO薄膜52の表面に1.2 $\mu\text{m}$ のSiO<sub>2</sub>薄膜をスパッタ法で形成し第7図のような圧電薄膜振動子を作製した。その結果共振周波数300.0MHz、共振鋭度2900、共振周波数の温度係数 $-1.7\text{ ppm}/^{\circ}\text{C}$ を得た。このとき、第2次振動によるスプリアスは第12図に示すように、第11図の実線の特性のさらに5分の1に抑圧された。

以上、圧電薄膜複合振動子のうち共振子についてのべてきたが、本発明は第13図(イ)、(ロ)に示すように、相対向する多数の電極111、112、

関係を示す図である。

第7図は、本発明の圧電薄膜複合振動子の基本的構造を示す図である。第8図は、第7図に示した本発明の圧電薄膜複合振動子の構造において、ZnO、SiO<sub>2</sub>を組み合わせた場合の、共振周波数の零温度係数が得られる膜厚比の関係を示す図である。

第9図は、本発明の圧電薄膜複合振動子の構造を示す図である。

第10図は、第9図に示した本発明の圧電薄膜複合振動子の構造においてZnO、SiO<sub>2</sub>を組み合わせた場合の共振周波数の零温度係数が得られる膜厚比の関係を示す図である。

第11図は第9図に示した本発明の圧電薄膜複合振動子のインピーダンス特性を示す図である。

第12図は第7図に示した本発明の圧電薄膜複合振動子のインピーダンス特性を示す図である。

第13図は、本発明の圧電薄膜複合振動子のフィルタへの応用例を示し、(イ)は平面図、(ロ)は断面図を示す。

113、114を設け、左側にある111、112の電極を入力電極、右側にある113、114を出力電極として、多重モードを用いたフィルタも容易に可能であることは言うまでもない。

以上詳述したように、本発明に従えば温度安定度が極めて優れ、かつ2次、4次といった偶数次高調波によるスプリアスを十分に抑制した、高周波用圧電薄膜複合振動子を提供することができる。

#### 図面の簡単な説明

第1図は、従来の圧電薄膜複合振動子を示す図である。第2図は第1図に示した構造の従来のZnO/SiO<sub>2</sub>複合振動子の膜厚比と共振周波数温度係数の関係を示す図である。第3図は、従来の圧電薄膜複合振動子を示す図である。第4図は第3図に示した構造のZnO/SiO<sub>2</sub>複合振動子の膜厚比と共振周波数温度係数の関係を示す図である。

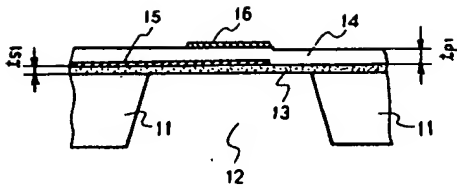
第5図は、本発明の圧電薄膜複合振動子の振動部位の一部を示す図である。第6図は第5図に示した複合振動子の膜厚比と共振周波数温度係数の

以上の図において、11、71は基板、12、72は空孔、13、17、73、74は半導体あるいは絶縁体からなる薄膜、14、51、52は圧電薄膜、53は51、52の圧電薄膜の共振周波数と異なる符号の材料からなる薄膜、15、16、54、55、111、112、113、114は電極。

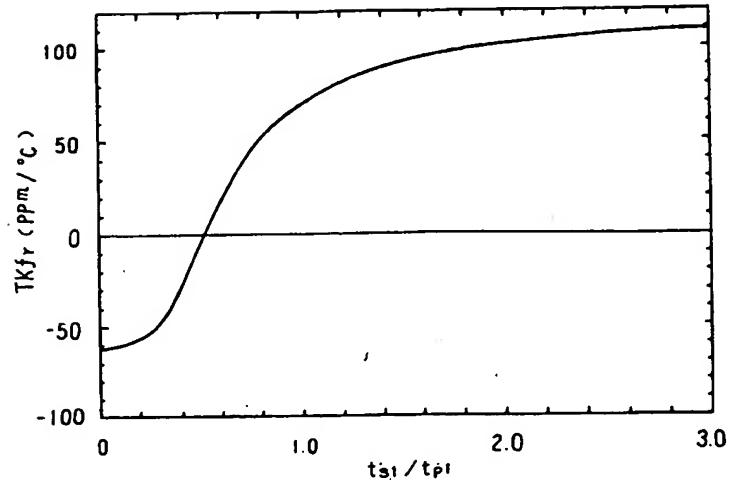
代理人 弁理士 内原 晋



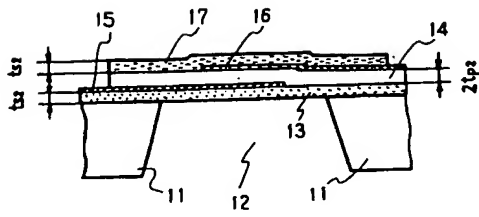
第 1 図



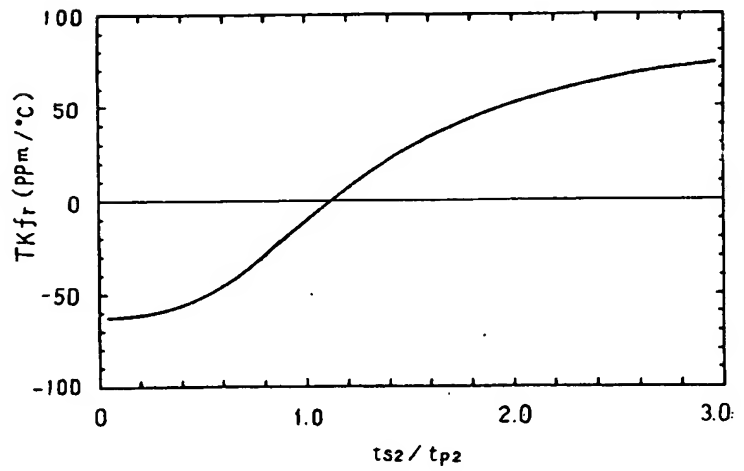
第 2 図



第 3 図

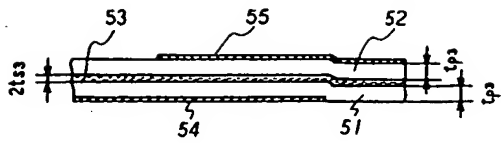


第 4 図

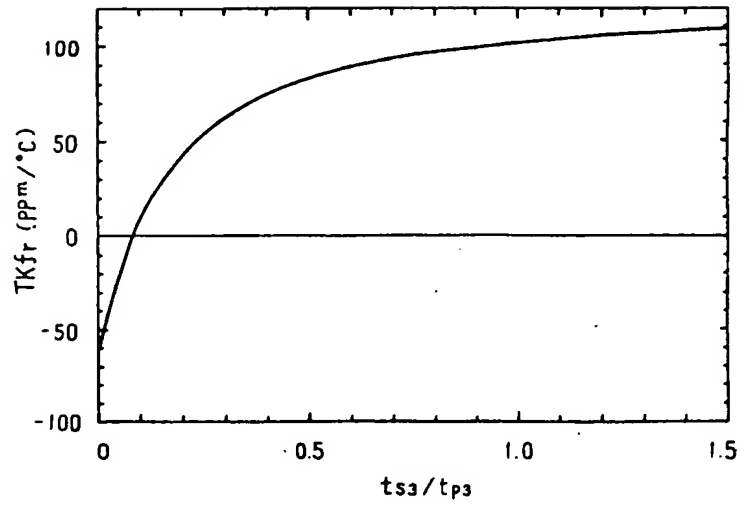




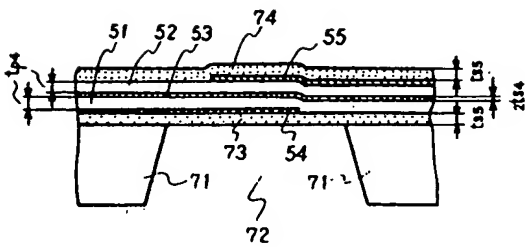
第 5 図



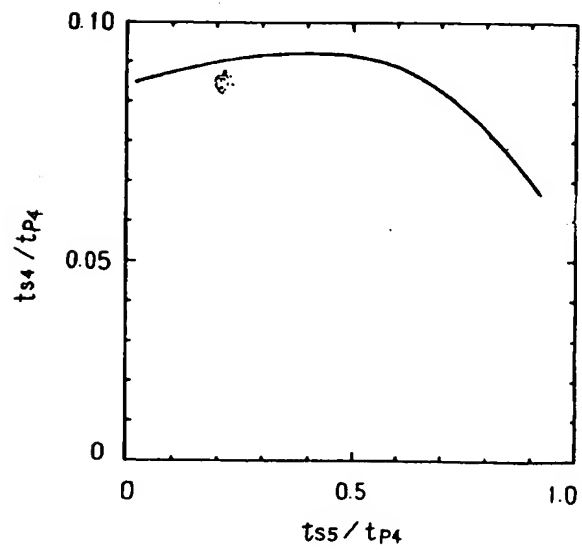
第 6 図



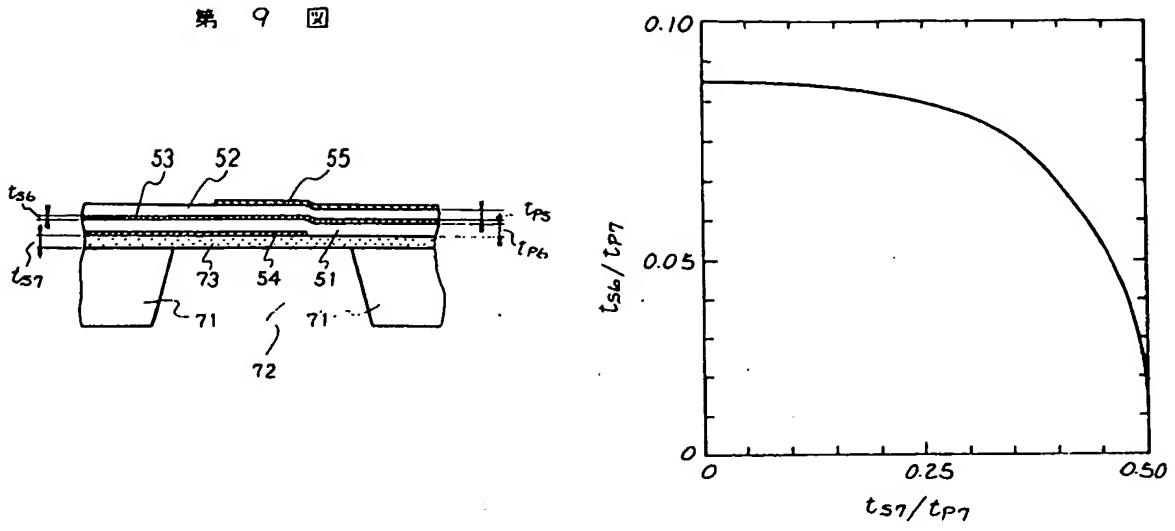
第 7 図



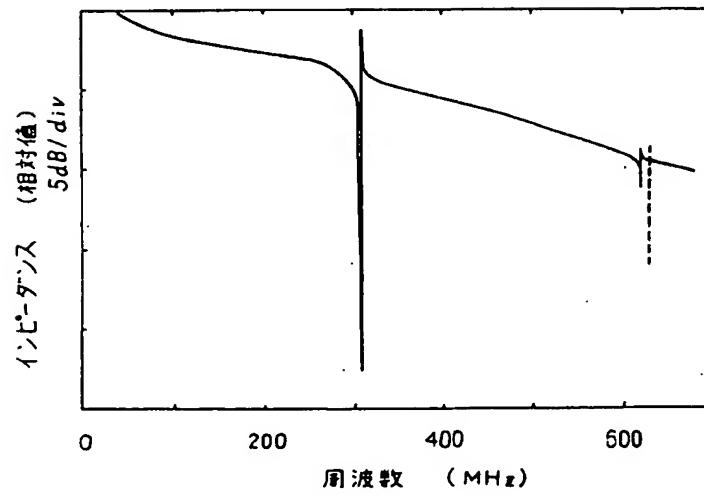
第 8 図



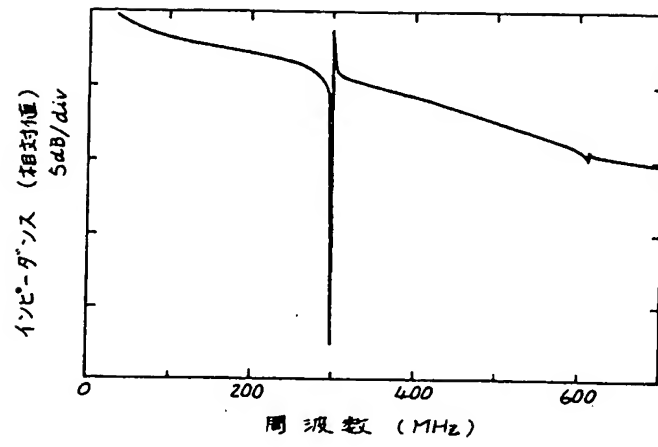
第 10 図



第 11 図



第12図



第13図

